

PAT-NO: JP406343272A

DOCUMENT-IDENTIFIER: JP 06343272 A

TITLE: MANUFACTURE OF MICROMACHINE

PUBN-DATE: December 13, 1994

INVENTOR-INFORMATION:

NAME

SATO, JUNICHI

ASSIGNEE-INFORMATION:

NAME

SONY CORP

COUNTRY

N/A

APPL-NO: JP05127519

APPL-DATE: May 28, 1993

INT-CL (IPC): H02N001/00

ABSTRACT:

PURPOSE: To form an operating section in which a smooth mechanical motion is conducted by uniformly forming a sacrificial layer during manufacturing steps of a micromachine.

CONSTITUTION: At a stage of patterning a rotor 4a of an electrostatic micromotor, a conformal SiO<sub>x</sub> sacrificial layer 7 by an H<sub>2</sub>O-TEOS plasma CVD method or an Al film by a high temperature sputtering method is formed on an entire wafer. After the layer 7 is patterned, a hub 6a and a stator 6b formed of polysilicon layers are formed, and treated with dilute fluoric acid to remove the layers 7, 3. As a result, an air gap of a uniform thickness can be formed without generating a protrusion, etc., which disturbs the rotation of a rotor 4a.

COPYRIGHT: (C)1994,JPO

DERWENT-ACC-NO: 1995-064902

DERWENT-WEEK: 199509

COPYRIGHT 2005 DERWENT INFORMATION LTD

TITLE: Micro-machine mfg. method using plasma chemical vapour deposition - forming pattern of silicon oxide sacrificial layer or aluminium@ film by high temp. sputtering, followed by hub and magneto-stator of poly:silicon@ layer to give required clearance

PATENT-ASSIGNEE: SONY CORP[SONY]

PRIORITY-DATA: 1993JP-0127519 (May 28, 1993)

PATENT-FAMILY:

PUB-NO	PUB-DATE	LANGUAGE	PAGES	MAIN-IPC
JP 06343272 A	December 13, 1994	N/A	008	H02N 001/00

APPLICATION-DATA:

PUB-NO	APPL-DESCRIPTOR	APPL-NO	APPL-DATE
JP 06343272A	N/A	1993JP-0127519	May 28, 1993

INT-CL (IPC): H02N001/00

ABSTRACTED-PUB-NO: JP 06343272A

BASIC-ABSTRACT:

The manufacturing method involves forming a silicon oxide sacrificial layer (7) or an aluminium film by high temp. sputtering. This is achieved using a hydrogen-TEOS system plasma CVD method.

The silicon oxide layer is formed on a substrate (1), and is then patterned to form a rotor (4a). After that, a polysilicon layer which consists of a hub (6a) and a magneto stator (6b) is formed on top. A diluted hydrofluoric acid processing is carried out to remove the oxide or aluminium layers. Thus, a clearance of uniform thickness for the moving parts of the rotor is formed.

USE/ADVANTAGE - Mfg. method using photolithography. Clearance has uniform width, equal to circumference of moving part. Smooth machine movement.

CHOSEN-DRAWING: Dwg.1/5

TITLE-TERMS: MICRO MACHINE MANUFACTURE METHOD PLASMA CHEMICAL VAPOUR DEPOSIT

FORMING PATTERN SILICON OXIDE SACRIFICIAL LAYER ALUMINIUM@ FILM  
HIGH TEMPERATURE SPUTTER FOLLOW HUB MAGNETO STATOR POLY SILICON@  
LAYER REQUIRE CLEARANCE

ADDL-INDEXING-TERMS:  
CVD

DERWENT-CLASS: U11 U12 V06

EPI-CODES: U11-C18B9; U12-B03F; V06-M06G;

SECONDARY-ACC-NO:  
Non-CPI Secondary Accession Numbers: N1995-051521

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開平6-343272

(43)公開日 平成6年(1994)12月13日

(51)Int.Cl.<sup>5</sup>  
H 0 2 N 1/00

識別記号 庁内整理番号  
8525-5H

F I

技術表示箇所

審査請求 未請求 請求項の数5 O L (全 8 頁)

(21)出願番号 特願平5-127519  
(22)出願日 平成5年(1993)5月28日

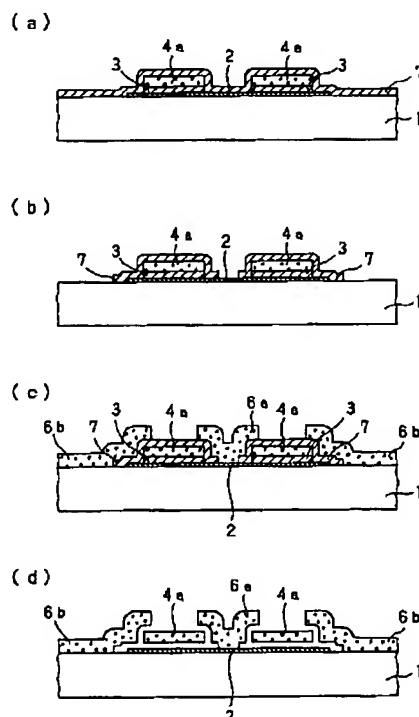
(71)出願人 000002185  
ソニー株式会社  
東京都品川区北品川6丁目7番35号  
(72)発明者 佐藤 淳一  
東京都品川区北品川6丁目7番35号 ソニ  
ー株式会社内  
(74)代理人 弁理士 小池 晃 (外2名)

(54)【発明の名称】 マイクロマシンの製造方法

(57)【要約】

【目的】 マイクロマシンの製造工程中、犠牲層を均一に形成し、円滑な機械運動を行う稼働部分を作成する。

【構成】 静電マイクロモータのロータ4aがパターンニングされた段階で、ウェハの全面にH<sub>2</sub>O-TEOS系プラズマCVD法によりコンフォーマルなSiO<sub>x</sub>犠牲層7、または高温スパッタリング法によるAl膜を成膜する。このSiO<sub>x</sub>犠牲層7をパターンニングした後、ポリシリコン層からなるハブ6aとステータ6bを形成し、希フッ酸処理を行ってSiO<sub>x</sub>犠牲層7、3を除去する。この結果、ロータ4aの回転を阻害する突起等が生ずることなく、均一な厚さの空隙部を形成することができる。



1

## 【特許請求の範囲】

【請求項1】 所定のパターンに加工された第1の材料層を囲繞する犠牲層の少なくとも一部を成膜時に流動性を有する材料膜を用いて基板上に形成する工程と、前記第1の材料層を部分的に遮蔽する第2の材料層を形成する工程と、前記犠牲層を等方的に除去することにより前記第1の材料層を前記基板から遊離させる工程とを有するマイクロマシンの製造方法。

【請求項2】 前記成膜時に流動性を有する材料膜が、高温スパッタリング法により成膜されるアルミニウム系薄膜であることを特徴とする請求項1記載のマイクロマシンの製造方法。

【請求項3】 前記成膜時に流動性を有する材料膜が、CVD法により成膜される酸化シリコン系薄膜であることを特徴とする請求項1記載のマイクロマシンの製造方法。

【請求項4】 前記酸化シリコン系薄膜を、少なくとも有機シリコン化合物と酸化剤とを用いるCVD法により成膜することを特徴とする請求項3記載のマイクロマシンの製造方法。

【請求項5】 前記酸化シリコン系薄膜にドーパントを含有させることを特徴とする請求項3または請求項4に記載のマイクロマシンの製造方法。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】本発明はフォトファブリケーション技術を適用したマイクロマシンの製造方法に関し、特に犠牲層の形成を均一化して信頼性の高い稼働部分を作成する方法に関する。

## 【0002】

【従来の技術】マイクロマシン（微小機械）は、微細作業や狭所作業に適した小さな機械である。これは、単に寸法の縮小に止まらず、センサ、制御回路、アクチュエータ等を一体集積化し、高度な機能を具備させることを目指したものである。マイクロマシンは、集積回路とは異なり物理的な稼働部分を有する。したがってその製造には、基板から遊離した微小部品や、この微小部品を所定の位置関係に保持する嵌め合い部分等の複雑な構造を形成するための加工が必要である。しかし、 $\mu\text{m}$ のオーダーの微小な要素を組み立てる作業は、従来の機械加工技術の延長では実現不可能である。

【0003】かかる事情から、目下研究が進められているマイクロマシンの多くはシリコン基板上に作成され、各部の加工には半導体集積回路で培われた微細加工技術、中でもフォトリソグラフィ上のパターンを投影露光により一括して転写するフォトファブリケーション技術が適用されている。

【0004】さらに、上述のフォトファブリケーション技術にもとづいて複雑かつ微細な立体加工を実現するた

2

めに、犠牲層エッチングと呼ばれるマイクロマシン製造に固有の技術が用いられている。これは、可動部材となるパターンの周囲を該パターンと選択比のとれる材料、すなわち犠牲層（分離層とも言う。）で取り巻いておき、最終的に上記パターンを基板から分離する必要性が生じた時にこの犠牲層を等方的なエッチング条件で除去するものである。この技術により、基板から離れて回転する歯車やロータ等が実際に作成されている。

## 【0005】

【発明が解決しようとする課題】ところで、上記犠牲層のパターンは、エッチング除去後にはそのまま可動部材の周囲に発生する空隙部のパターンとなる。したがって、可動部材の空間的な運動に支障を来さないよう、犠牲層の形成過程では微細な可動部材が均一に被覆されなければならない。

【0006】犠牲層は一般にCVD法を用いて成膜されるが、このときに原料ガスの流量比等に起因して供給律速条件が成立すると、段差部におけるその断面形状が逆テーパ状もしくはオーバーハング状となり、信頼性の高い稼働部分が形成できないという問題が生じている。この問題を、図4ないし図5に連続して示される静電マイクロモータの製造プロセスを例として説明する。

【0007】まず図4（a）に、犠牲層が堆積される前のウェハの状態を示す。ここでは、基板11上に所定の形状にパターニングされたポリシリコン電極12、 $\text{SiO}_x$ 犠牲層13、およびポリシリコン層14が順次積層されている。前記基板11はたとえば単結晶Si基板の表面を熱酸化し、さらにたとえばプラズマCVD法により $\text{Si}_x\text{N}_y$ を堆積したものである。また、上記ポリシリコン層14は最終的に基板11から分離され、静電マイクロモータのロータとなる部分である。

【0008】次に、CVDを行って $\text{SiO}_x$ 層を堆積させ、上記ポリシリコン層14を被覆する。しかし、このときのCVDが供給律速条件下で行われると、 $\text{SiO}_x$ 粒子のウェハ面に対する入射方向の寄与が大きくなり、図4（b）に示されるように、段差部において断面形状がテーパ化した $\text{SiO}_x$ 犠牲層15が成膜されてしまう。

【0009】次に、図4（c）に示されるように、フォトリソグラフィおよびドライエッチングにより上記 $\text{SiO}_x$ 犠牲層15を $\text{SiO}_x$ 犠牲層13と共にパターニングする。これにより、ポリシリコン層14のパターン、すなわちロータは犠牲層に完全に囲繞される。続いて図4（d）に示されるようにウェハの全面にポリシリコン層16を堆積させる。さらに、これをフォトリソグラフィとドライエッチングによりパターニングし、図5（e）に示されるように、ロータの内周側にハブ16a、外周側にステータ16bをそれぞれ形成する。

【0010】最後に、このウェハを希フッ酸溶液に浸漬し、図5（f）に示されるように、上記 $\text{SiO}_x$ 犠牲層

50

15, 13をエッチング除去する。しかし、 $\text{SiO}_2$  犠牲層15の断面形状が逆テーパ化していたために、この形状を反映してハブ16aおよびステータ16bに突起17が形成されており、ロータの円滑な回転を阻害する。極端な場合には、突起17の先端とロータの側壁面とが部分的に連結された状態となることもある。マイクロマシンの製造工程では、アスペクト比の大きい段差部を被覆する犠牲層の成膜が必要とされるケースが多いので、上述のような断面形状の異常は深刻な問題を惹き起こす。

【0011】そこで本発明は、段差部のアスペクト比の大小によらず、断面形状の良好な犠牲層を形成することが可能で、信頼性の高いマイクロマシンを製造し得る方法を提供することを目的とする。

【0012】

【課題を解決するための手段】本発明者は、上述の目的を達成するために種々の検討を行った結果、従来の犠牲層の断面形状の異常は、ステップ・カバレッジ（段差被覆性）の不足した成膜方法が採用されていることに原因しており、これは成膜時に流動性を有する材料膜により構成すれば解消できると考え、本発明を提案するに至った。

【0013】すなわち、本発明のマイクロマシンの製造方法は、所定のパターンに加工された第1の材料層を囲繞する犠牲層の少なくとも一部を成膜時に流動性を有する材料膜を用いて基板上に形成する工程と、前記第1の材料層を部分的に遮蔽する第2の材料層を形成する工程と、前記犠牲層を等方的に除去することにより前記第1の材料層を前記基板から遊離させる工程とを有するものである。

【0014】ここで、犠牲層のステップ・カバレッジの劣化が問題となるのは段差上における成膜時であるから、実用上は可動部材のパターンの側壁面上と上表面において流動性の得られる条件下で成膜することが特に重要である。しかし、可動部材の下層側にも大きな段差が存在する場合には、もちろん下層側の犠牲層をかかえる条件下で成膜しても良い。

【0015】なお、本発明で規定する流動性とは、あくまでもコンフォーマル形状を達成する範囲内で制御されるべきものであり、基板表面を平坦化するリフロー形状とは異なる。

【0016】前記成膜時に流動性を有する材料膜としては、先ず、高温スパッタリング法により成膜されるアルミニウム（Al）系薄膜が挙げられる。

【0017】あるいは、前記成膜時に流動性を有する材料膜として、CVD法により成膜される酸化シリコン系薄膜も好適である。この場合のCVD法は、常圧CVD法、プラズマCVD法のいずれでも構わないが、少なくとも有機シリコン化合物と酸化剤とを用いるCVD法が好ましい。ここで、上記有機シリコン化合物としては、

TEOS（テトラエトキシシランまたはテトラエチルオルソシリケート）が最も代表的であるが、この他にもDADBBS（ジアセトキシジターシャリプトキシシラン）、HMDS（ヘキサメチルジシラザン）、OMCTS（オクタメチルシクロテトラシロキサン）等を用いることができる。

【0018】また、上記酸化剤は、金属配線上の層間絶縁膜の成膜においてプロセスを低温化する必要から用いられるようになったものであり、 $\text{O}_2$ 、 $\text{O}_3$ 、 $\text{H}_2\text{O}$ 等を用いることができる。

【0019】したがって、実用的なCVDの手法としては、 $\text{O}_2$ -TEOS系プラズマCVD法、 $\text{O}_3$ -TEOS系常圧CVD法、 $\text{H}_2\text{O}$ -TEOSプラズマCVD法が挙げられる。なお、上記CVDの反応系には、上記有機シリコン化合物と酸化剤に加えて $\text{NH}_3$ 等の触媒を添加しても良い。これにより、成膜時の材料膜の流動性を維持しながら酸化シリコン系薄膜の脱水縮合反応を促進し、かつ膜中の-OH基含有量を減少させることができ、熱収縮率の低減や耐水性の向上等を図ることができる。

【0020】また、前記酸化シリコン系薄膜にはドーパントを含有せしめても良い。この場合のドーパントとしては、B（ホウ素）、P（リン）、As（砒素）等を用いることができる。ただし、本発明で形成される酸化シリコン系薄膜は犠牲層であり、通常のシリコン・デバイス中におけるような層間絶縁膜とは役割が異なる。したがって、ここで使用されるドーパントは、あくまでも流動性の向上を目的としたものである。

【0021】

【作用】成膜時にある材料膜が流動性を示すことは、この材料膜の構成原子、構成分子、中間体等が表面マイグレーションを起こしていることを意味する。このような流動性を示す材料膜を用いれば、パターンの上表面と側壁面共にほぼ等しい膜厚を有する材料膜を形成することができる。本発明はこの方法を犠牲層の成膜に適用したものであり、可動部材をコンフォーマル形状の犠牲層で囲繞するので、該犠牲層を除去した後には可動部材の周囲に均一な大きさの空隙部が形成される。したがって、可動部材の運動が空間的に阻害されず、マイクロマシンの円滑な機械動作が可能となる。

【0022】高温スパッタリング法により成膜されるAl系薄膜は、前記流動性を示し、したがってこのAl系薄膜を用いることでコンフォーマル形状の犠牲層が形成される。すなわち、高温スパッタリング法は、半導体プロセスにおいてアスペクト比の大きい微細な接続孔を配線材料層で均一に埋め込む工程に利用されていることから明らかに、高温加熱条件下におけるAl原子の表面マイグレーションを促進し、コンフォーマルな成膜を可能とする。

【0023】同様に、CVD法により成膜される酸化シ

リコン系薄膜も、成膜時に前述の流動性を有する。したがって、この $\text{SiO}_x$ シリコン系薄膜を用いることで、やはりコンフォーマル形状の犠牲層が形成される。CVD法の場合、供給律速よりも表面反応律速が支配的となった条件下でコンフォーマル形状が達成される。特に、有機シリコン化合物と酸化剤とを併用すると、この条件が達成されやすくなり、比較的低温域で優れたステップカバレッジを達成することができる。成膜途中の材料膜の流動性の発現機構については未だ詳細には解明されていないが、酸化剤の作用により生成した有機シリコン化合物の分解生成物が基板表面で形成する重合体の分子量に依存することが示唆されている。この重合体の分子量は、原料ガスの流量比、ウェハ温度、ガス圧、ドーパントの種類等に依存して変化するが、このうち比較的分子量のものが示す疑似的フロー効果により、コンフォーマル形状が達成されるものと考えられる。

#### 【0024】

【実施例】以下、本発明の具体的な実施例について説明する。

#### 【0025】実施例1

本実施例は、本発明を静電マイクロモータの製造に適用し、ロータの下面側の犠牲層を $\text{SiO}_x$ 層、側壁面および上面側の犠牲層を高温スパッタリング法により成膜したAl薄膜で構成した例である。このプロセスを、図1および図2を参照しながら説明する。

【0026】まず、図1(a)に示されるように、予め所定のパターンにポリシリコン電極2が形成された基板1の全面にCVD法等により $\text{SiO}_x$ 犠牲層3とポリシリコン層4とを順次積層した。ここで、前記基板1はたとえば単結晶 $\text{Si}$ 基板の表面を熱酸化し、さらにたとえばプラズマCVD法により $\text{Si}_3\text{N}_4$ 層を堆積させたものである。また、上記ポリシリコン層4は最終的に基板1から分離されて静電マイクロモータのロータ4aとなる部分である。

【0027】次に、図1(b)に示されるように、図示されない共通のレジスト・マスクを用いて上記ポリシリコン層4と $\text{SiO}_x$ 犠牲層3とをエッチングし、ロータ4aを形成した。このときのロータ4aの平面形状は、円環状部材の外周側に歯状の凹凸が形成されたものである。この工程では、 $\text{SiO}_x$ と $\text{Si}$ というエッチング特性の異なる材料層の積層膜を連続的に加工する必要があるため、フッ素系エッチング種を用い、両者間のエッチング選択比を意図的に低下させた条件で一括してエッチングを行った。エッチング終点は、予め測定されたエッチング速度にもとづき、時間管理により決定した。

【0028】なお、上記エッチングは薄いポリシリコン電極2を下地として行われるため、両層の境界近傍で $\text{SiO}_x$ と $\text{Si}$ の各々に対して最適化されたエッチング条件を切り替えながらエッチングを行えば、下地選択性を一層向上させることができる。

【0029】次に、ロータ4aの側壁面と上面側の犠牲層を形成するため、一例として下記の条件で高温DCスパッタリングを行い、Al薄膜を形成した。

Ar流量 100 SCCM

ガス圧 0.47 Pa

ウェハ載置電極温度 30 °C (初期成膜時)

500 °C (膜成長時)

DC出力 22.5 kW (初期成膜時)

11.5 kW (膜成長時)

ここで、初期成膜とは下地に対する濡れ性を改善するために100nm程度の成膜を行う過程であり、膜成長とは続いて400nm程度の成膜を行う過程である。上記高温DCスパッタリングにより、図1(c)に示されるように、良好なコンフォーマル形状を有するAl犠牲層5が形成された。

【0030】このAl犠牲層5は、通常のレジスト・プロセスおよび塩素系ガスをを用いたドライエッチングによりパターニングし、図1(d)に示されるように、ロータ4aを囲繞する領域に選択的に残した。

【0031】次に、図2(e)に示されるように、ウェハの全面に一例としてCVD法よりポリシリコン層6を堆積させた。さらに、このポリシリコン層6をフォトリソグラフィとドライエッチングによりパターニングし、図2(f)に示されるように、上記ロータ4aの内周部に一部重なるハブ6aと、外周部に一部重なるステータ6bとを形成した。上記ステータ6bは、平面的には放射状に配列された複数の電極であり、これら各電極への電圧印加を順次切り替えることによりロータ4aを吸引し、これを回転させるものである。

【0032】次に、上記ウェハを約60°Cに加熱したリン酸溶液に浸漬し、図2(g)に示されるように、Al犠牲層5を除去した。さらに、ウェハを希フッ酸溶液に浸漬し、図2(h)に示されるように、 $\text{SiO}_x$ 犠牲層3を除去し、ロータ4aを周囲の構造から完全に分離させた。このとき、ハブ6aやステータ6bには、従来技術で問題となった突起等は形成されておらず、信頼性の高い稼働部分を形成することができた。

#### 【0033】実施例2

本実施例では、同様の静電マイクロモータの製造プロセスにおいて、ロータ4aの上面側の犠牲層を $\text{H}_2\text{O-T EOS}$ プラズマCVD法により形成した。このプロセスを、図3を参照しながら説明する。なお、図3の参照符号は図1および図2と一部共通である。また、本実施例の説明は、実施例1と異なる部分についてのみ行う。

【0034】まず、ロータ4aのパターニングまでを実施例1と同様に行った後、ウェハの全面に一例として下記の条件で $\text{SiO}_x$ 犠牲層を堆積させた。

TEOS流量 150 SCCM

$\text{H}_2\text{O}$ 流量 100 SCCM

50  $\text{NH}_3$  流量 10 SCCM

7

ガス圧 1330 Pa  
RFパワー 350 W (13.56 MHz)

ただし、上記TEOSはN<sub>2</sub> ガス・バブリングによりチャンバ内へ導入しているため、TEOS流量にはキャリア・ガスとしてのN<sub>2</sub> が含まれている。

【0035】この工程では、TEOSとH<sub>2</sub>OがRF励起により分解され、ウェハ表面でマイグレーションを起こし易い低分子量の重合体を経て高分子量の重合体が形成され、図3(a)に示されるようなSiO<sub>x</sub> 犠牲層7が堆積した。NH<sub>3</sub> は、本発明者が以前に指摘したように、TEOS分解生成物の脱水縮合を促進し、有機基や-OH基の取り込みを抑制することによりSiO<sub>x</sub> 犠牲層7の膜質を向上させる働きがある。

【0036】なお、ここではプラズマ励起をRF連続発振により行ったが、パルス発振による励起を行えば、より低分子量の重合体の表面マイグレーションを促進することかできる。

【0037】次に、上記SiO<sub>x</sub> 犠牲層7をパターニン

20%SiH <sub>4</sub> 流量	880	SCCM (N <sub>2</sub> 希釈)
0.5%PH <sub>3</sub> 流量	3400	SCCM (N <sub>2</sub> 希釈)
0.1%B <sub>2</sub> H <sub>6</sub> 流量	8000	SCCM (N <sub>2</sub> 希釈)
O <sub>2</sub> 流量	2400	SCCM
N <sub>2</sub> 流量	15000	SCCM
ウェハ・ステージ温度	410	℃

【0041】この工程により、BPSG犠牲層がウェハ上に堆積した。さらに、N<sub>2</sub> 雰囲気中、700℃、30分間の高密度化処理(ソフトベーク)を行った後、N<sub>2</sub> 雰囲気中、900℃、30分間の熱処理を行って堆積膜を流動化させ、コンフォーマル形状に変換した。以下、BPSG犠牲層のパターニング、ハブとステータの形成、BPSG犠牲層とSiO<sub>x</sub> 犠牲層の一括除去は実施

TEOS流量	80~160	SCCM
TMP(トリメチルリン酸)流量	4~40	SCCM
TMB(トリメチルホウ酸)流量	3~24	SCCM
O <sub>2</sub> 流量	7500	SCCM
N <sub>2</sub> 流量	35000	SCCM
ウェハ・ステージ温度	400	℃

この工程では、ウェハ・ステージ温度を400℃に設定することにより、P(リン)やB(ホウ素)の外方拡散が抑制され、BPSG膜の流動性が良好に維持された。したがって、本実施例によっても信頼性の高い稼働部分を形成することができた。

【0043】以上、本発明を4例の実施例にもとづいて説明したが、本発明はこれらの実施例に何ら限定されるものではない。たとえば、上述の各実施例では、ロータ4aの下面側のSiO<sub>x</sub> 犠牲層3については特に成膜時の流動性を考慮しなかったが、もちろんこの層について流動性を考慮しても構わない。

【0044】また、犠牲層の成膜をプラズマCVDによ

8

\*グし、図3(b)に示されるように、ロータ4aを囲繞する領域に選択的に残した。次に、ウェハの全面にポリシリコン層を堆積させた後、これをパターニングして図3(c)に示されるようなハブ6aとステータ6bとを形成した。さらに、ウェハを希フッ酸溶液に浸漬し、図3(d)に示されるように、SiO<sub>x</sub> 犠牲層3, 7を一括して除去し、ロータ4aを周囲の構造から完全に分離させた。

【0038】本実施例によっても、滑らかな運動を行う稼働部分を形成することができた。

【0039】実施例3

本実施例では、同様の静電マイクロモータの製造プロセスにおいて、ロータ4aの上面側の犠牲層をO<sub>2</sub>-SiH<sub>4</sub>系常圧CVD法により成膜したBPSG(ホウ素-リン・シリケート・ガラス)犠牲層により構成した。図面による説明は省略する。

【0040】まず、ロータ4aのパターニングまでを実施例1と同様に行った後、ウェハの全面に一例として下記の条件でSiO<sub>x</sub> 犠牲層を堆積させた。

※例2と同様に行い、信頼性の高い稼働部分を形成した。

【0042】実施例4

本実施例では、実施例3と同様のBPSG犠牲層を、O<sub>2</sub>-TEOS系常圧CVD法により形成した。本実施例のプロセスは、ほぼ実施例3で上述したとおりである。BPSG犠牲層は、一例として下記の条件で成膜した。

★り行う場合には、上述のような有磁場マイクロ波プラズマCVD装置の他にも、近年提案されているICP(誘導結合プラズマ)装置やヘリコン波プラズマ装置等のいわゆる高密度プラズマ装置を用いることができる。また、製造されるマイクロマシンの種類、サンプル・ウェハの構成、犠牲層の形成条件、その他のプロセスの細部等が本発明の趣旨を逸脱しない範囲で適宜変更可能であることは、言うまでもない。

【0045】

【発明の効果】以上の説明からも明らかなように、本発明によれば可動部材をコンフォーマルな犠牲層で被覆することにより、可動部材の周囲に均一な厚さの空隙部を



確保し、円滑な機械運動を行う移動部分を形成することができる。したがって、高アスペクト比を有するパターンを被覆して均一な犠牲層を形成することが可能となり、マイクロマシンの信頼性が向上することはもちろん、マイクロマシンの設計の自由度を大幅に拡大することができる。

#### 【図面の簡単な説明】

【図1】本発明を静電マイクロモータの製造に適用したプロセス例をその工程順にしたがって示す概略断面図であり、(a)は基板上に $\text{SiO}_x$  犠牲層とポリシリコン層を順次積層した状態、(b)はこの積層膜をロータの形状にパターニングした状態、(c)はウェハの全面に高温スパッタリングによりコンフォーマルなAl犠牲層を成膜した状態、(d)はAl犠牲層をパターニングした状態をそれぞれ表す。

【図2】図1のプロセス例の続きを示す概略断面図であり、(e)はウェハの全面にポリシリコン層を堆積させた状態、(f)は上記ポリシリコン層をパターニングしてハブとステータを形成した状態、(g)はAl犠牲層を除去した状態、(h)はロータの下面側の $\text{SiO}_x$  犠牲層を除去した状態をそれぞれ表す。

【図3】本発明を静電マイクロモータの製造に適用した他のプロセス例をその工程順にしたがって示す概略断面図であり、(a)は共通パターンによりパターニングされたロータと $\text{SiO}_x$  犠牲層とを別の $\text{SiO}_x$  犠牲層で被覆した状態、(b)は上記 $\text{SiO}_x$  犠牲層をパターニングした状態、(c)はポリシリコン層をパターニング

してハブとステータを形成した状態、(d)はロータを囲繞する $\text{SiO}_x$  犠牲層を除去した状態をそれぞれ表す。

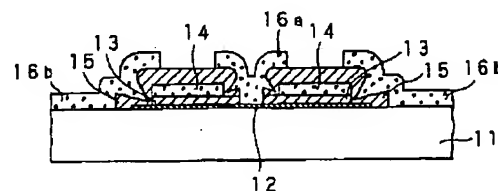
【図4】従来の静電マイクロモータの典型的な製造プロセス例をその工程順にしたがって示す概略断面図であり、(a)は下面側の $\text{SiO}_x$  犠牲層上でポリシリコン層がロータの形状にパターニングされた状態、(b)はウェハの全面にステップ・カバレッジに劣る $\text{SiO}_x$  犠牲層を形成した状態、(c)はロータを囲繞する $\text{SiO}_x$  犠牲層をパターニングした状態、(d)はウェハの全面にポリシリコン層を堆積した状態をそれぞれ表す。

【図5】図4のプロセス例の続きを示す概略断面図であり、(e)はポリシリコン層をパターニングしてハブとステータを形成した状態、(f)はロータを囲繞する $\text{SiO}_x$  犠牲層を除去し、ハブとステータに突起が発生した状態をそれぞれ表す。

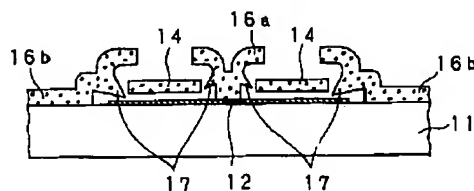
#### 【符号の説明】

- 1 ……基板
- 2 ……ポリシリコン電極
- 3, 7 …… $\text{SiO}_x$  犠牲層
- 4 ……ポリシリコン層
- 4a ……ロータ
- 5 ……Al犠牲層
- 6 ……ポリシリコン層
- 6a ……ハブ
- 6b ……ステータ

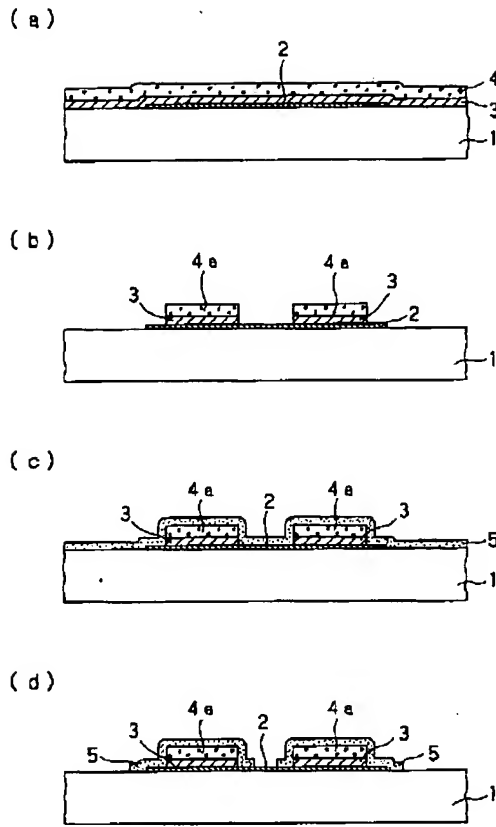
【図5】



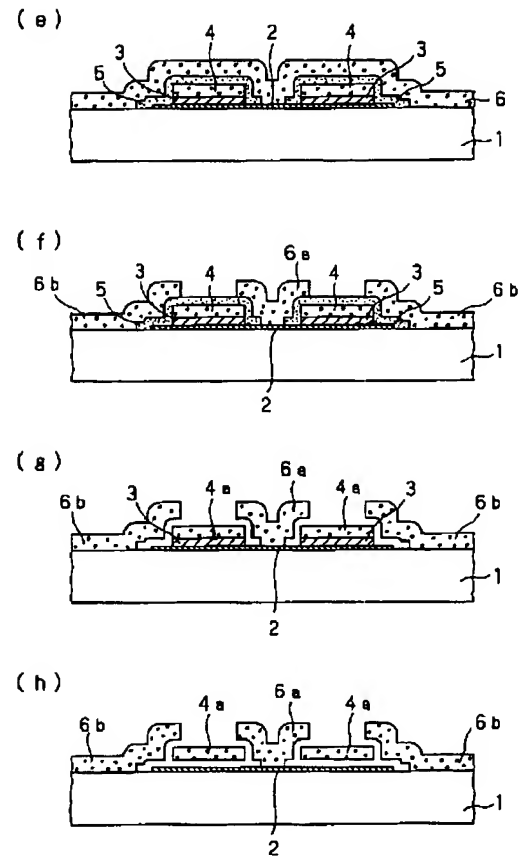
(f)



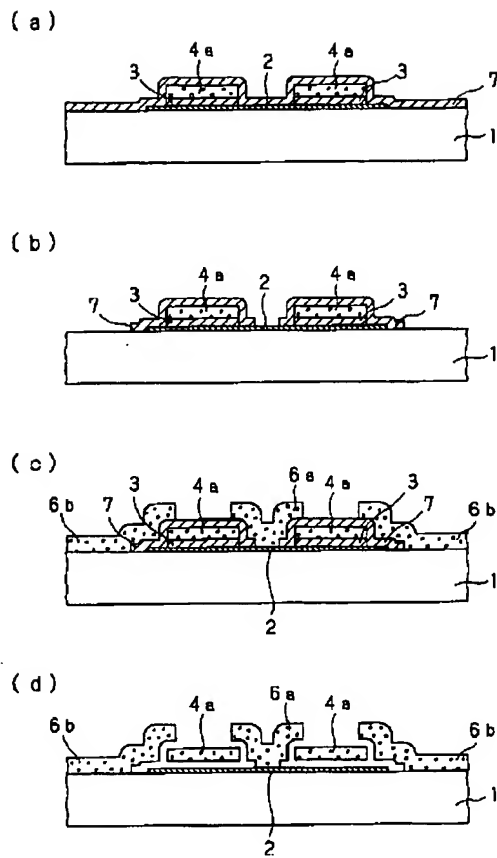
【図1】



【図2】



【図3】



【図4】

